

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷ (11) 공개번호 특2002-0019650
H01L 21/321 (43) 공개일자 2002년03월 13일

(21) 출원번호 10-2000-0052610
(22) 출원일자 2000년09월06일
(71) 출원인 삼성전자 주식회사
경기 수원시 팔달구 매탄3동 416
(72) 발명자 남재우
경기도수원시팔달구영통동신원아파트642동604호
곽규환
경기도수원시권선구권선동동림신안아파트307동105호
(74) 대리인 박영우

심사청구 : 없음

(54) 반도체 장치의 금속 패턴 형성 방법

요약

프로파일이 향상된 반도체 장치의 금속 패턴 형성 방법이 개시되어 있다. 먼저, 기판이나 절연막의 상부에 금속막을 형성하고, 금속막의 상부에 포토레지스트 패턴을 형성하도록 한다. 포토레지스트 패턴을 마스크로 하여 금속막을 식각하여 금속 패턴을 형성한다. 그 후 식각된 금속 패턴을 유기 용제를 사용하여 세정하고, 상기 유기 용제로 세정된 금속 패턴을 0~15℃ 온도 범위의 냉각수로 세정하도록 한다. 이러한 방법에 의해 형성된 금속 패턴은 금속층의 식각후 잔류되는 활성 이온과 탈이온수의 반응에 의한 금속의 부식을 감소시켜 양호한 프로파일을 갖게 된다.

대표도

도2d

명세서

도면의 간단한 설명

도 1a 내지 1d는 종래의 방법에 따라 금속 패턴을 형성하는 방법을 공정 순서에 따라 개략적으로 나타낸 단면도들이다.

도 2a 내지 2d는 본 발명의 방법에 따라 금속 패턴을 형성하는 방법을 공정 순서에 따라 개략적으로 나타낸 단면도들이다.

* 도면의 주요부분에 대한 부호의 설명 *

100, 200 : 반도체 기판 101, 201 : 불순물 도핑 영역
110, 210 : 절연막 123, 223 : 금속층
120, 220 : 금속 패턴 130a, 230a : 포토레지스트 패턴

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 장치의 금속 패턴 형성 방법에 관한 것으로서, 보다 상세하게는 건식 식각에 의해 형성된 금속 패턴의 후속 세정 공정에 의한 불량이 감소되고 프로파일이 양호한 반도체 장치의 금속 패턴 형성 방법에 관한 것이다.

반도체 장치의 성능을 향상시키기 위하여 소자의 선폭이 서브미크론 이하의 사이즈로 감소함에 따라 채널 길이, 활성 영역간의 거리, 비아홀이나 스테드의 크기, 금속간 접촉폭 등의 값이 감소하게 된다. 이에 따라 금속 패턴에서는 금속 선폭의 감소에 따라 저항이나 막부착력의 측면에서 문제가 발생되고 있다. 특히, 금속막을 도포하고 금속 패턴의 형성을 위한 공정을 수행하는 중이나 후속되는 타공정의 간접적인 영향으로 인하여 금속 패턴의 안정성이나 프로파일이 열화되는 경우가 있다.

도 1a 내지 1d에는 종래의 방법에 따른 금속 패턴의 형성 방법을 공정 순서에 따라 간략한 단면도로 나

타내었다.

먼저 도 1a를 참조하면, 불순물 도핑 영역(101)이 형성된 반도체 기판(100)의 상부에는 사진식각 공정에 의해 형성된 개구부(112)를 갖는 실리콘 산화물의 절연막(110)이 형성되어 있다.

도 1b를 참조하면, 금속 패턴을 형성하기 위한 공정을 수행하는데, 먼저, Ti를 스퍼터링이나 CVD법으로 약 30~500 Å 두께로 증착하여 Ti막(121)을 형성하도록 한다. Ti막(121)은 후속으로 증착되는 금속 물질과 하부의 실리콘 산화물층간의 부착력을 향상시키기 위해 적용된다. 이의 상부에 후속 공정에서 형성되는 금속막의 금속 물질이 하부의 합성 영역으로 침투하는 것을 방지하기 위한 장벽층으로서 TiN막(122)을 약 50~2000 Å 두께로 형성한다. 이후 Al, W, Ti, TiN 등과 같은 금속을 약 300~8000 Å 두께로 도포하여 금속막(123)을 형성하도록 한다. 금속막의 형성을 위해서는 주로 Al 이 많이 사용된다.

이후, 포토레지스트를 도포하고 사진식각 공정에 의해 포토레지스트 패턴(130a)을 형성하도록 한다.

도 1c를 참조하면, 포토레지스트 패턴(130a)을 식각 마스크로 하여 상부막부터 차례로 이방성 식각을 수행하여 원하는 막의 패턴으로 얻도록 한다. 얻어지는 패턴을 보면 상부에서부터 포토레지스트 패턴(130a)이 있고, 금속막 패턴(123a), TiN 패턴(122a) 및 Ti 패턴(121a) 이 차례로 형성되어 있다. 이러한 패턴을 형성하면 도면에 나타난 바와 같이 각 패턴의 측벽 즉, Ti 패턴의 측벽, TiN 패턴의 측벽, 금속막 패턴의 측벽이 노출된다는 것을 알 수 있다.

도 1d를 참조하면, 이후 애싱 공정에 의해 포토레지스트 패턴(130a)을 제거하고 알콜을 사용하여 애싱 공정에 사용된 유기 용제를 세정하고, 남은 알콜을 탈이온수로 세정하여 Ti 패턴(121a), TiN 패턴(122a) 및 금속막 패턴(123a)으로 이루어진 금속 패턴(120)을 형성하도록 한다. 그런데, 포토레지스트 패턴(130a)의 제거후 형성된 금속막 패턴(120)을 살펴 보면 측벽 부분이 깨끗하게 형성되지 못하고 부분적으로 부식되어 막질이 탈락된 것을 볼 수 있다.

상술한 바와 같은 금속 패턴의 형성 공정에서 식각후 수행되는 포토레지스트 제거 공정의 수행시 금속 패턴에 부정적인 영향을 주는 요인으로서 다음을 예로 들 수 있다.

금속 패턴은 주로 금속 물질을 도포한 후 포토레지스트 패턴을 형성하고 이를 이용하여 금속층을 식각한 후 포토레지스트를 애싱(ashing)하는 공정과 유기 용제 세정 공정을 이용하여 제거함으로써 형성된다. 이러한 공정중에서 포토레지스트의 유기 용제 세정 공정은 애싱을 위한 유기 용제 처리후 유기 용제의 잔존물을 제거하기 위하여 이소프로필 알콜과 같은 알콜류로 1차 세정한 후 다시 탈이온수를 세정하는 공정을 포함하고 있다.

애싱을 위하여 사용되는 유기 용제는 보통 사용하는 것이 EKC 245, ACT-CMI, ACT-935 등과 같이 기재조되어 있는 용액이다. 식각이 완료된 웨이퍼를 통상 50℃ 이상의 일정 온도에서 상기한 유기 용제에 일정 시간 동안 침전(dipping)시키는 것에 의해 포토레지스트 패턴을 제거하게 된다. 이후 사용된 유기 용제를 제거하기 위한 유기 용제 세정 공정이 수행된다. 이는 이소프로필 알콜로 먼저 세정한 후 잔존하는 알콜을 제거하기 위하여 탈이온수로 세정하는 것으로 수행된다.

통상적으로, 유기 용제와 알콜류는 금속막의 식각을 유발하지 않으며 별다른 부정적인 영향을 주지 않는 데 비하여 탈이온수는 건식 식각 공정시 사용되는 가스의 잔존물에 의해 급격한 화학적 반응을 하여 금속막을 산화시켜 식각시키게 된다. 건식 식각 공정은 통상 가스 플라스마 처리를 이용하여 진행하고 특히 금속층의 식각을 위해서는 휘발성이 강하며 불소 이온이 함유된 가스를 사용하는 것이 통상적이다. 통상적으로 사용되는 식각 가스로는 SF₆, C₄F₈, CH₂F₂와 같은 불소함유 가스가 있다.

건식 식각의 진행시 사용되는 식각 가스에 포함된 F 이온은 금속 막질 내부로 침투하는 경향이 있는데 침투되는 정도의 차이는 있지만 대부분의 경우 금속 막질 안으로 침투된다. 이 침투된 불소 이온은 포토레지스트 제거 공정에서 적용되는 탈이온수 세정 공정시 상온의 탈이온수와 반응하여 금속을 식각하게 되는 것이다. 그렇기 때문에 초기 건식 식각후에 양호한 프로파일을 보인 경우에도 탈이온수로 세정을 수행한 후에는 탈이온수와 F 이온의 반응에 의해 금속 막질이 식각되는 경향이 있다. 이러한 현상은 웨이퍼 측벽에서 볼 때 상당히 좋지 않은 결과를 가져오는 것이다. 즉, 금속 패턴의 부착력이나 안정성을 감소시키고 구체적으로, 심하게는 금속막이 탈락되거나 금속 패턴으로서의 기능을 수행하지 못할 수도 있다.

발명이 이루고자하는 기술적 과제

본 발명의 목적은 상기한 종래 기술의 문제점을 해결하기 위한 것으로서, 간단한 방법에 의해 포토레지스트 제거시 세정수에 의해 야기되는 식각된 금속 패턴의 불량 문제를 해결할 수 있는 반도체 장치의 금속 패턴 형성 방법을 제공하고자 하는 것이다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여 본 발명에서는

기판이나 절연막의 상부에 금속막을 형성하는 단계;

상기 금속막의 상부에 포토레지스트 패턴을 형성하는 단계;

상기 포토레지스트 패턴을 마스크로 하여 상기 금속막을 식각하여 금속 패턴을 형성하는 단계

상기 식각된 금속 패턴을 유기 용제를 사용하여 세정하는 단계; 및

상기 유기 용제로 세정된 금속 패턴을 0~15℃ 온도 범위의 냉각수로 세정하는 단계를 포함하는 반도체 장치의 금속 패턴 형성 방법을 제공한다.

본 발명에서는 불소 함유 가스를 사용하여 금속층을 건식으로 식각한 후에 수행되는 포토레지스트 패턴

의 제거 공정에서, 마지막 단계에 적용되는 탈이온수의 온도를 낮추어 냉각된 탈이온수를 사용하는 것에 의해 금속 패턴에 잔류하는 불소 이온과 물의 반응성을 낮추어 이들간의 반응에 의한 금속 패턴의 불량을 감소시키도록 한 것이다.

이하, 본 발명을 첨부된 도면을 참고로 하여 더욱 상세히 설명하기로 한다.

도 2a 내지 2d에는 본 발명의 방법에 따른 금속 패턴의 형성 방법을 공정 순서에 따라 간략한 단면도로 나타내었다.

먼저 도 2a를 참조하면, 불순물 도핑 영역(201)이 형성된 반도체 기판(200)의 상부에는 사진식각 공정에 의해 형성된 개구부(212)를 갖는 실리콘 산화물의 절연막(210)이 형성되어 있다.

도 2b를 참조하면, 금속 패턴을 형성하기 위한 공정을 수행하는데, 먼저, Ti를 스퍼터링이나 CVD법으로 약 30~500Å 두께로 증착하여 Ti막(221)을 형성하도록 한다. Ti막(221)은 후속으로 증착되는 금속 물질과 하부의 실리콘 산화물층간의 부착력을 향상시키기 위해 적용된다. 이의 상부에 후속 공정에서 형성되는 금속막의 금속 물질이 하부의 활성 영역으로 침투하는 것을 방지하기 위한 장벽층으로서 TiN막(222)을 약 50~2000Å 두께로 형성한다. 이후 Al, W, Ti, TiN 등과 같은 금속을 약 300~8000Å 두께로 도포하여 금속막(223)을 형성하도록 한다. 바람직하게는 Al 금속을 약 5500Å 두께로 도포하여 Al 금속막을 형성하도록 한다.

이후, 포토레지스트를 도포하고 사진식각 공정에 의해 포토레지스트 패턴(230a)을 형성하도록 한다.

도 2c를 참조하면, 포토레지스트 패턴(230a)을 식각 마스크로 하여 상부막부터 차례로 이방성 식각을 수행하여 원하는 막의 패턴으로 얻도록 한다. 얻어지는 패턴을 보면 상부에서부터 포토레지스트 패턴(230a)이 있고, 금속막 패턴(223a), TiN 패턴(222a) 및 Ti 패턴(221a)이 차례로 형성되어 있다. 이러한 패턴을 형성하면 도면에 나타난 바와 같이 각 패턴의 측벽 즉, Ti 패턴의 측벽, TiN 패턴의 측벽, 금속막 패턴의 측벽이 노출된다는 것을 알 수 있다.

도 2d를 참조하면, 이후 애싱 공정에 의해 포토레지스트 패턴(230a)을 제거하고 알콜을 사용하여 애싱 공정에 사용된 유기 용제를 세정하고, 남은 알콜을 약 0~15℃의 탈이온수, 바람직하게는 약 5℃의 탈이온수로 세정하여 Ti 패턴(221a), TiN 패턴(222a) 및 금속막 패턴(223a)으로 이루어진 금속 패턴(220)을 형성하도록 한다. 그런데, 포토레지스트 패턴(230a)의 제거후 형성된 금속막 패턴(220)을 살펴 보면 측벽 부분이 깨끗하게 형성되어 부분적인 막의 탈락이 없어서 매우 양호한 패턴 프로파일을 갖는다는 것을 확인할 수 있다. 참고로, 금속층의 식각 공정에 사용되는 식각 가스에 함유된 불소 이온은 특히 알루미늄에 대한 침투력이 높으며 상대적으로 강도가 높은 Ti 금속층이나 TiN 금속층에 대해서는 침투력이 낮은 것으로 이해되고 있다.

통상적인 경우에 실시하는 유기 용제 처리후의 탈이온수 린스 공정은 상온에서 수행된다. 그러나, 본 발명에서는 냉각된 탈이온수를 사용하고 있다. 냉각수와 F 이온과의 반응은 제대로 이루어지지 않아 금속의 식각이 유발되지 않는 것으로 판단된다. 보통의 경우 화학적인 반응은 온도가 낮은 범위에서는 그 반응 속도가 아주 낮기 때문이다. 그래서 통상적으로 사용되는 탈이온수를 그대로 사용하되 냉각수를 사용하면 물과 불소 이온간에 발생하는 반응에 의해 금속 하부의 식각이 유발되는 것을 크게 줄일 수 있는 것이다.

사용되는 냉각수는 최대 15℃를 넘지 않는 온도에서 진행하는 것으로 한다. 바람직하게는 약 5~10℃, 더욱 바람직하게는 약 5℃에서 린스를 하는 것으로 하고 이 때 처리 시간은 1분 내지 10분 범위가 되도록 한다. 이 때 사용되는 차가운 냉각수를 제조하기 위해서는 칠러(chiller)나 온도 조절기(항온조)를 이용하도록 한다. 냉각수를 웨이퍼에 공급하는 방법으로는 기존에 적용되던 샤워 방식도 가능하며 오버플로우(overflow) 방식도 적용가능하다.

린스 처리된 웨이퍼는 후속으로 건조 공정을 거쳐서 다음 공정으로 진행하게 된다.

발명의 효과

이상과 같은 본 발명에 의하면 포토레지스트 패턴과 불소 이온이 함유된 식각 가스를 사용하여 금속층을 이방성 식각한 후 포토레지스트 패턴을 제거하는 공정에서 발생되던 불량을 감소시킬 수 있게 된다. 즉, 식각 공정의 수행후 금속층에 침투된 불소 이온이 이후 탈이온수 세정 공정시에 적용되는 물과 반응하여 용이하게 금속의 불화물을 형성하고, 이로 인하여 금속층이 부식되는 불량을 크게 감소시킬 수 있는 것이다. 결국 프로파일이 양호한 금속 패턴을 형성할 수 있다.

상술한 바와 같이 본 발명은 기재된 구체예에 대해서만 상세히 설명되었지만 본 발명의 기술사상 범위 내에서 다양한 변형 및 수정이 가능함은 당업자에게 있어서 명백한 것이며, 이러한 변형 및 수정이 첨부된 특허청구범위에 속함은 당연한 것이다.

(57) 청구의 범위

청구항 1

기판이나 절연막의 상부에 금속막을 형성하는 단계;

상기 금속막의 상부에 포토레지스트 패턴을 형성하는 단계;

상기 포토레지스트 패턴을 마스크로 하여 상기 금속막을 식각하여 금속 패턴을 형성하는 단계

상기 식각된 금속 패턴을 유기 용제를 사용하여 세정하는 단계; 및

상기 유기 용제로 세정된 금속 패턴을 0~15℃ 온도 범위의 냉각수로 세정하는 단계를 포함하는 반도체 장치의 금속 패턴 형성 방법.

청구항 2

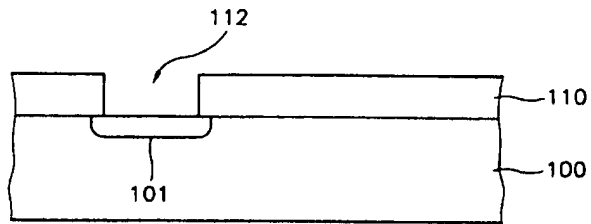
제1항에 있어서, 상기 식각이 불소 이온이 포함된 가스 플라즈마를 이용하여 수행되는 것을 특징으로 하는 반도체 장치의 금속층 형성 방법.

청구항 3

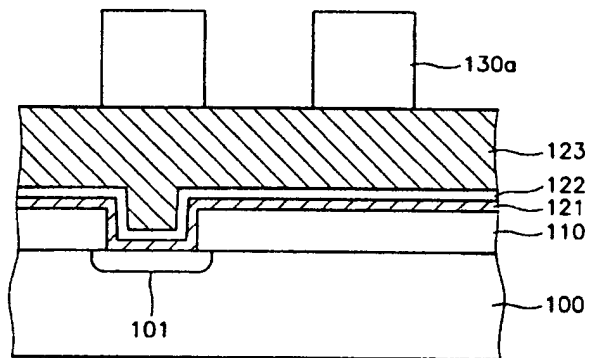
제1항에 있어서, 상기 금속막이 Al 막인 것을 특징으로 하는 반도체 장치의 금속 패턴 형성 방법.

도면

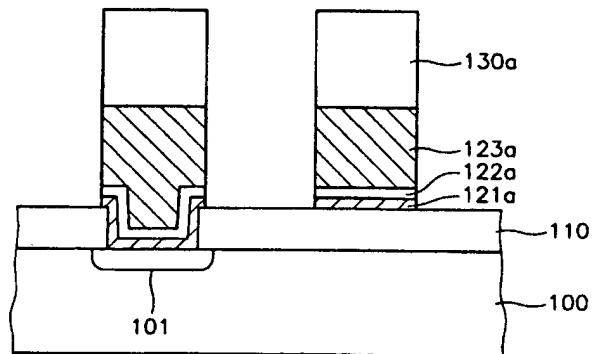
도면 1a



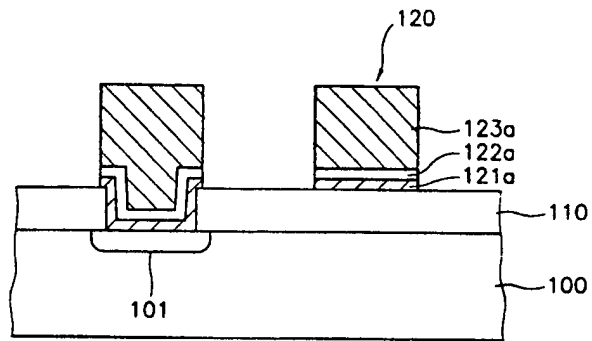
도면 1b



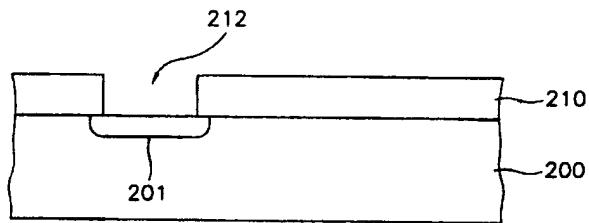
도면 1c



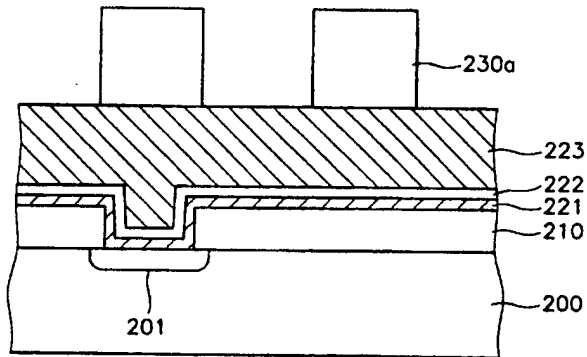
도면1d



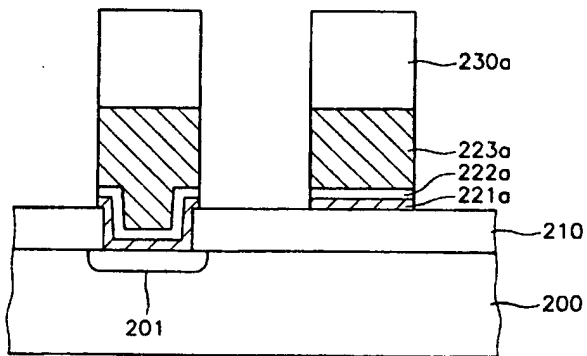
도면2a



도면2b



도면2c



도면2d

